

明 細 書

高周波回路装置および送受信装置

技術分野

- [0001] この発明は、2つの平行な平面導体を有する導波路や共振器などの高周波回路装置およびそれを備えた送受信装置に関するものである。

背景技術

- [0002] 誘電体板の一方の面にほぼ全面の接地電極を形成し、他方の面にコプレーナを形成したグラウンデッドコプレーナラインや、誘電体板の一方の面に接地電極を形成し、他方の面にスロットを形成したグラウンデッドスロット線路や、誘電体板の両面に、誘電体板を挟んで対向するスロットを形成した平面誘電体線路(PDTL)などの各種伝送線路がマイクロ波帯やミリ波帯における伝送線路として用いられている。
- [0003] これらの伝送線路は、いずれも2つの平行な平面導体を含む構造であるため、たとえば線路の入出力部やベンドなどで電磁界が乱れると、いわゆるパラレルプレートモード等のスプリアスモードの波が2つの平行な平面導体間(平行平面導体間)に誘起され、そのスプリアスモードの波(以下単に「不要波」という。)が平面導体間を伝搬するという問題があった。このような不要波の伝搬(漏れ)が生じると、隣接する線路間で上記不要波による干渉が生じて、信号がリークするなどの問題が生じる。また、伝送波のエネルギーの一部が不要波として漏れて、伝送波として再変換されないので、伝送損失が生じる。
- [0004] このような不要波の伝搬を防ぐために、インダクタ部と容量部を交互に接続して2次元平面上に配列したものが非特許文献1に開示されている。また、図13の(A)に示すように、2つの平行平面導体を有する導波路を構成する誘電体基板に平行平面導体間を導通させる複数のスルーホール11を配列したものや、同図の(B)に示すように、たとえば誘電体基板の表面側の平面導体に、裏面側の平面導体との間に容量を生じさせる電極と、その電極に接続されインダクタを構成する複数の線路とからなる導体パターンを用いて不要波伝搬阻止回路12を構成したものが特許文献1に開示されている。なお、図13中のクロス記号はスロットラインの信号伝搬方向、波線は不

要波の伝搬の様子をそれぞれ示している。

- [0005] また、上記不要波伝搬阻止回路として、図14に示すように、渦巻き状平行線路型共振器を配置したものが特許文献2に開示されている。

図14の(B)は不要波伝搬阻止回路を設けた高周波回路装置の部分平面図、(A)は不要波伝搬阻止回路の部分平面図である。誘電体基板1の上下面には平面導体2が形成されている。平面導体2には不要波伝搬阻止回路4が形成されている。この不要波伝搬阻止回路4は、(A)に示すように互いに平行な2本の伝送線路7A, 7Bを備え、伝送線路7Aに共振器8が接続されている。各共振器8は根本部から2本の渦巻き状線路8A, 8Bが互いに平行に延び、且つ8Cで示す先端同士が接続される。なお、図中の矢印Eは2本の伝送線路間に生じる電界ベクトルを示している。

- [0006] このような伝送線路と共振器の組が、(B)に示すように複数組配置されることによって不要波伝搬阻止回路4が構成されている。

特許文献1: 特開2000-101301公報

特許文献2: 特開2003-258504公報

非特許文献1: "Nonleaky Conductor-Backed CPW Using A Novel 2-D PBG Lattice", 1998APMC

発明の開示

発明が解決しようとする課題

- [0007] ところが、前記スルーホールを設けた構造では、そのスルーホール加工のために工数が増大してコスト高となる。非特許文献1や特許文献1の構造では不要波伝搬阻止回路のサイズが大きいためウエハーサイズが大きくなりコスト高となる。さらに特許文献2の構造では不要波伝搬阻止の有効な帯域が比較的狭いという問題があった。

- [0008] そこで、この発明の目的は、不要波の伝搬を阻止しつつ小型化を図り、且つその不要波伝搬阻止帯域を広く確保した高周波回路装置およびそれを備えた送受信装置を提供することにある。

課題を解決するための手段

- [0009] (1) この発明の高周波回路装置は、平行な少なくとも2つの平面導体と、これら2つの平面導体間を伝搬する不要波と結合して当該不要波の伝搬を阻止する不要波伝搬

阻止回路とで構成し、不要波伝搬阻止回路が複数段の共振器と各段の共振器間を接続する伝送線路とからなる帯域阻止フィルタを構成するようにし、前記伝送線路を互いに平行な2本の伝送線路で構成し、各段の共振器は根本部から2本の渦巻き状線路が互いに平行に延び、且つ先端同士を接続して構成し、各共振器の根本部を2本の伝送線路のうち少なくとも一方の伝送線路の複数箇所にそれぞれ接続するとともに、各共振器を前記根本部で短絡した構造とする。

[0010] (2)また、この発明の高周波回路装置は、前記伝送線路上の波長で略 $(2n+1)/4$ 波長(n は0以上の整数)の間隔となるように、当該伝送線路に前記複数の共振器をそれぞれ接続して構成する。

[0011] (3)また、この発明の送受信装置は、(1)または(2)に記載の高周波回路装置を信号伝搬部または信号処理部に設けて構成したことを特徴としている。

発明の効果

[0012] (1)この発明によれば、2本の伝送線路のうち少なくとも一方の伝送線路の途中部位に2本の渦巻き状線路による共振器を設けたことにより、特許文献2に示されている不要波伝搬阻止回路と同様に導体パターンの面積が縮小化でき、全体の小型化が図れる。しかも共振器の根本部を短絡したことにより、不要波の伝搬が阻止される帯域幅が広がる。

[0013] (2)また、この発明によれば、伝送線路上に接続する共振器の間隔を伝送線路上で略 $(2n+1)/4$ 波長(n は0以上の整数)の間隔としたので、各共振器の共振周波数を中心周波数として所定帯域を減衰させる帯域阻止フィルタとして効果的に作用し、所定周波数帯域の不要波の伝搬を効果的に抑制できる。

[0014] (3)また、この発明によれば、(1)または(2)の高周波回路装置を用いて送受信装置を構成することにより、送受信装置の誘電体基板に不要波伝搬阻止回路を設けることができ、誘電体基板を伝搬する不要波を遮断できる。そのため、不要波による電力損失を抑えて高効率化できるとともに不要波による雑音を低減できる。また誘電体基板上に複数の線路を構成する場合や、共振器等の素子とともに線路を配置する場合に、線路同士の間隔や、上記素子と線路との配置間隔を狭めても、線路間または線路と素子との間における干渉が確実に防止されるので、全体に小型化された送受信

装置を構成できる。

図面の簡単な説明

- [0015] [図1]第1の実施形態に係る不要波伝搬阻止回路の主要部の構成を示す平面図である。
- [図2]同不要波伝搬阻止回路の単位格子パターンを示す図である。
- [図3]同不要波伝搬阻止回路の等価回路図である。
- [図4]高周波回路装置の主要部の構成を示す斜視図である。
- [図5]同高周波回路装置の断面図である。
- [図6]同高周波回路装置の特性図である。
- [図7]本願発明の不要波伝搬阻止回路の単位格子パターンと従来の単位格子パターンのサイズ比較を示す図である。
- [図8]第2の実施形態に係る不要波伝搬阻止回路の共振器の構成を示す平面図である。
- [図9]第3の実施形態に係る不要波伝搬阻止回路の主要部の構成を示す平面図である。
- [図10]第4の実施形態に係る不要波伝搬阻止回路の主要部の構成を示す平面図である。
- [図11]第5の実施形態に係る送受信装置の分解斜視図である。
- [図12]同送受信装置の全体構成を示すブロック図である。
- [図13]従来の不要波伝搬阻止回路の構成を示す断面図である。
- [図14]従来の不要波伝搬阻止回路の主要部の平面図である。

符号の説明

- [0016] 1—誘電体基板
- 2—平面導体
- 3—スロット
- 4—不要波伝搬阻止回路
- 5—シールド部材
- 7A, 7B—伝送線路

8A, 8B, 8C－渦巻き状線路

9A, 9B, 9C－渦巻き状線路

8S, 9S－短絡部

8, 9－共振器

SA, SB－線路の途中部位

SL－位相器

LU－単位格子

発明を実施するための最良の形態

[0017] 第1の実施形態に係る高周波回路装置について図1～図7を参照して説明する。

図4は不要波伝搬阻止回路を備えた高周波回路装置の主要部の外観斜視図、図5はその高周波回路装置の主要部の断面図である。図4・図5に示すように誘電体基板1の上面には平面導体2U、下面には平面導体2Lをそれぞれ形成している。また、誘電体基板1の上面には中心導体(ホットライン)3Uを形成している。さらに誘電体基板1の上下面にはシールド部材5U, 5Lを設けている。この誘電体基板1と、その上下面に形成した平面導体2U, 2L、中心導体3Uおよびシールド部材5U, 5Lによって、グラウンデッドコプレーナライン(以下、「CBCPW」という。)を構成している。

[0018] このような平行な2つの平面導体2U, 2Lの間にはパラレルプレートモードなどの不要波が伝搬する。そこで、誘電体基板1の上面の中心導体3Uを挟む両側の領域に、平面導体2Uのパターンニングにより不要波伝搬阻止回路4を形成している。この不要波伝搬阻止回路4は後に示すように、2本の伝送線路の複数箇所に共振器を設けたもので、誘電体基板の所定領域を敷き詰めるように配置することによって構成したものである。

[0019] なお平行な平面導体2U, 2L間を伝搬する不要波が不要波伝搬阻止回路4と結合して、その不要波の伝搬を阻止するだけでなく、上部の平面導体2Uと上部のシールド部材5Uの内面との間に生じる空間にも不要波が伝搬するが、不要波伝搬阻止回路4は、これらの不要波とも結合して、その伝搬を阻止する。

[0020] 図1は上記誘電体基板1の部分上面図、図2はその主要部の平面図である。

この不要波伝搬阻止回路4は、2本の伝送線路7A, 7Bの複数箇所に共振器8, 9

を設けたものである。すなわち、伝送線路7Aの所定の途中部位SAに、その線路7Aから渦巻き状で平行に延びる渦巻き状線路8A, 8Bを平行に延ばし、その先端を8cで互いに接続している。同様に、伝送線路7Bの所定の途中部位SBに、その線路7Bから渦巻き状で平行に延びる渦巻き状線路9A, 9Bを平行に延ばし、その先端を9cで互いに接続している。

[0021] これらの共振器8, 9はいわゆるヘアピン共振器を渦巻き状にするとともに所定の矩形領域に配置したものである。また各共振器8, 9は、伝送線路7A, 7Bの線路上の波長でほぼ $1/4$ 波長の間隔となるように伝送線路の途中部位にそれぞれ設けている。

[0022] 図1では伝送線路7A, 7Bにそれぞれ3つの共振器8, 9を接続した部分のみを示したが、これらの複数の共振器で誘電体基板の上面と下面の所定領域を敷き詰めるように、配置することによって不要波伝搬阻止回路4を構成している。具体的には、図1に示した伝送線路7A, 7B、2つの共振器8, 2つの共振器9からなる単位格子LUを縦横に配置して、平面空間をなるべく多くの共振器で埋め尽くすように複数の伝送線路と複数の共振器を配置する。このように2本の伝送線路の複数箇所共振器を設けたもので、誘電体基板の所定領域を敷き詰めるように配置して構成した回路が、図4に示した不要波伝搬阻止回路4である。

[0023] 図3は図1, 図2に示した不要波伝搬阻止回路の等価回路図である。ここでSLは伝送線路7A, 7Bそのものであるが、隣接する共振器8-8間または9-9間に存在する、入出力間位相差90度の位相器として作用する。ここでは共振器8, 9をそれぞれLC並列共振回路で表している。このようにして帯域阻止フィルタを構成している。そのため、共振器8, 9は、次の関係で表される共振周波数 f_0 を中心とした周波数帯域の不要波を反射する。

[0024] $f_0 = 1 / \{ 2 \pi \sqrt{LC} \}$

この不要波伝搬阻止回路によって不要波が反射されると、その反射波(不要波)は前記CBCPWの伝送モードに再び結合する。そのため、CBCPWの伝送モードが不要波のモードに変換されることによる、CBCPWの伝送損失が抑制できる。

[0025] ここで、渦巻き状線路8A, 8B間の間隔は誘電体基板の厚み寸法に対して $1/10$

以下の値に設定しているので、渦巻き状線路8A, 8B間に生じる容量は、この渦巻き状線路8A, 8Bと、誘電体基板を挟んで対向する面の導体との間に生じる容量に比べて十分に大きな値となる。その結果、共振器8のキャパシタは渦巻き状線路8A, 8B間に生じる容量によって決定される。渦巻き状線路8A, 8Bの線路間隔が狭くなるに従って、その渦巻き状線路8A, 8B間のキャパシタンス成分が大きくなるので、渦巻き状線路8A, 8Bの線路間隔を狭くすることによって、必要な共振周波数 f_0 を得るための共振器8, 9を小型化できる。また、渦巻き状線路8A, 8Bの長さが長くなるに従ってインダクタンス成分が大きくなるとともにキャパシタンス成分も大きくなるので、特許文献1のようにキャパシタとインダクタを独立して増加させる場合に比べて、共振器8, 9の面積増加を抑制しつつキャパシタとインダクタを増大させることができる。したがって同一周波数の不要波を遮断する場合に共振器8, 9の面積を縮小化できる。

[0026] また、特許文献2に示した不要波伝搬阻止回路と異なり、渦巻き状平行線路8A, 8B同士および9A—9B同士を短絡する短絡部8S, 9Sを設けることによって共振器8, 9の根本部を短絡している。

[0027] 次に、この第1の実施形態に係る高周波回路装置に設けた不要波伝搬阻止回路の特性について示す。

図4に示した高周波回路装置の不要波伝搬阻止回路を評価するために、CBCPWのポート#1—#2間の透過特性を測定した。

[0028] 図4において、誘電体基板1の幅 W は7.4mm、長さ L は9.9mm、厚み寸法 t は0.3mm、比誘電率 ϵ_r は24である。上記長さ L は60GHzにおける6.4波長(λ_g)に相当する。中心導体3Uの中心から不要波伝搬阻止回路4までの間隔は275 μ mである。また、単位格子LUの寸法は0.15mmとした。

[0029] 図6は、図4に示したCBCPWの二つのポート#1—#2間の透過特性(S_{21} 特性)を測定した結果である。同図の(A)は、横軸を周波数、縦軸を減衰量として、不要波の伝搬阻止に有効な帯域を示している。図中、(1)は不要波の発生が無い場合の特性、(2)は不要波の発生があつて且つ不要波伝搬阻止回路が存在しない場合の特性である。また、(3)は、不要波の発生があつて且つ第1の実施形態で示した不要波

伝搬阻止回路4を設けた場合の特性、(4)は、その不要波伝搬阻止回路として、短絡部8S, 9Sを設けない(短絡させなかった)場合の特性である。

[0030] なお、この例では、誘電体基板の一方の面にのみ不要波伝搬阻止回路を設け、他方の面には、連続して広がるグランド電極を形成した場合について、その特性を示している。

[0031] このように、上記短絡部8S, 9Sを設けなかった場合には、53～58GHzで減衰量が小さく抑えられているが、その帯域幅は5GHz程度であって狭い。それに対して、上記短絡部8S, 9Sを設けた場合には、64GHz付近を中心とする58～69GHzの1GHzと広い使用周波数帯域で減衰量が低く抑えられる。

[0032] このように、不要波伝搬阻止回路として、短絡部8S, 9Sを設けない場合に比べて短絡部を設けた場合に、不要波の伝搬を阻止する(反射させる)帯域が広がるのは、各共振器8, 9の共振周波数付近で不要波との結合度が増した結果であると予想される。

[0033] 図6の(B)は不要波伝搬阻止回路を誘電体基板の両面に設けた場合と、片面にのみ設けた場合との比較を示している。図中、(1)は不要波の発生が無い場合の特性、(2)は不要波の発生がある場合であって且つ不要波伝搬阻止回路が存在しない場合の特性である。(3)は片面にのみ不要波伝搬阻止回路を設けた場合の特性、(4)は誘電体基板の両面に不要波伝搬阻止回路を設けた場合の特性である。

[0034] このように、誘電体基板の両面に不要波伝搬阻止回路を設けると、S21特性の減衰量の小さな、すなわち不要波としての漏洩が小さく抑えられる、帯域幅が広がる。たとえば、-3dBの帯域幅をみると、片面にのみ不要波伝搬阻止回路を設けた場合、(3)のように58～69GHzの約11GHzであるのに対し、両面に不要波伝搬阻止回路を設けた場合、(4)のように53～70GHzの約17GHzに広がる。

[0035] 図7はこの実施形態で示した不要波伝搬阻止回路の単位格子と、従来の不要波伝搬阻止回路の単位格子とのサイズ比較を示すものである。ここで(A)は第1の実施形態に係る不要波伝搬阻止回路の単位格子パターン、(B)は特許文献1の不要波伝搬阻止回路の単位格子パターン、(C)は非特許文献1の不要波伝搬阻止回路の単位格子パターンである。この(C)に示す単位格子パターンの単位格子長を1としたと

き、(B)は0.34～0.45程度であるが、この発明の実施形態である(A)では0.09となり、単位格子パターンが非常に小さくなることが判る。また30GHzにおける単位格子長(mm)の設計値は、(C)の場合1.12mm、(B)の場合0.38～0.51mmであるのに対し、この実施形態では0.1mmとなり非常に小型化できる。

[0036] 次に、第2の実施形態に係る不要波伝搬阻止回路の構成を、図8を基に説明する。

図1に示した例では、渦巻き状線路8A, 8B, 8C, 9A, 9B, 9Cの線路幅および線路間隔は、渦巻き状の外周から内周部にかけて一定としたが、図8の(A)のように、渦巻きの外周部より中心部で、渦巻き状線路8A, 8Bの線路幅が大きくなるようにしてもよい。この共振器以外の伝送線路部分の構成は、第1の実施形態の場合と同様である。

[0037] この場合、磁界強度の強い渦巻きの中心部で渦巻き状線路8A, 8Bの電流集中が緩和されるので、共振器8の無負荷 $Q(Q_0)$ を向上させることができる。

また、図8の(B)に示すように、渦巻きの外周部より中心部で、2本の渦巻き状線路8A, 8Bの間隔が広くなるようにしてもよい。この場合には、渦巻きの中心部で、線路の間隙を通り抜ける磁束の磁束密度が小さくなり、線路の間隙を伝搬する電力による損失が低減される。そのため、共振器8の無負荷 $Q(Q_0)$ を向上させることができる。

[0038] 次に、第3の実施形態に係る不要波伝搬阻止回路の構成を、図9を基に説明する。

図9は不要波伝搬阻止回路の主要部の平面図である。図2に示した不要波伝搬阻止回路と同様に、2つの伝送線路7A, 7Bの複数の途中部位に2種類の共振器8, 9をそれぞれ設けている。この2種類の共振器8, 9は、それぞれ長形状を成して互いに鏡対称形の関係であり、且つ平面上で90°回転させた関係に配置している。また、2つの伝送線路7A, 7Bは、共振器間の接続箇所間が90°位相器として作用し、その共振器の接続箇所間をメアンダライン状に引きまわしている。この伝送線路7A, 7Bと2つの共振器8, 9とによって単位格子パターンLUを構成している。そして、複数の単位格子パターンLUを繰り返して誘電体基板上に敷き詰めるように配置する。

[0039] 共振器8, 9の構成は、第1の実施形態の場合と同様に、渦巻き状線路8A, 8Bの伝送線路7Aからの引き出し部分に短絡部8Sを設けている。また、渦巻き状線路9A, 9Bの伝送線路7Bからの引き出し部分に短絡部9Sを設けている。

- [0040] 次に、第4の実施形態に係る不要波伝搬阻止回路の構成を、図10を参照して説明する。この例では、2つの伝送線路7Aの所定個所に繋がる複数の共振器8と、もう1つの伝送線路7Bの所定個所に繋がる複数の共振器9とがそれぞれ平行に直線状に並ぶように伝送線路7A、7Bをメアンダライン状に引きまわしている。
- [0041] このような構造によって、限られた面積内に多数の単位格子を効率良く充填配置できる。そのため、極めて小面積の平面導体部分にも、この不要波伝搬阻止回路を構成することができる。
- [0042] 次に、第5の実施形態に係る高周波回路装置およびそれを備えた送受信装置の構成を図11・図12を基に説明する。
- 図11は送受信装置の分解斜視図、図12はその回路のブロックである。図11において、通信装置の外形をなす樹脂パッケージ41は、上面側が開口した箱形状のケーシング42と、このケーシング42の開口側を施蓋する略四角形の板状をなす蓋体43とによって構成している。また、蓋体43の中央部には、略四角形の開口部43Aを設け、この開口部43A内に電磁波が透過可能な閉塞板44を配設している。
- [0043] ケーシング42内に収容した誘電体基板45は、例えば5枚の分割基板45A～45Eによって構成していて、これら分割基板45A～45Eの両面は平面導体46、47によってそれぞれ覆っている。そして、各分割基板45A～45Eには、機能ブロックとして、後述するアンテナブロック48、デュプレクサブロック49、送信ブロック50、受信ブロック51、発振器ブロック52をそれぞれ設けている。
- [0044] 送信電波を送信し、受信電波を受信するアンテナブロック48は、誘電体基板45の中央部側に位置する分割基板45Aに設け、平面導体46に形成した四角形状の開口をなす放射スロット48Aによって構成している。また、この放射スロット48Aは、PDTLからなる伝送線路53によってデュプレクサブロック49に接続している。
- [0045] アンテナ共用器をなすデュプレクサブロック49は、分割基板45Bの平面導体46に形成した四角形状の開口からなる共振器49A等によって構成している。そして、共振器49Aは、PDTLからなる伝送線路53によってアンテナブロック48、送信ブロック50、受信ブロック51にそれぞれ接続している。
- [0046] アンテナブロック48へ送信信号を出力する送信ブロック50は、分割基板45Cに実

装した電界効果トランジスタ等の電子部品で構成していて、発振器ブロック52から出力される搬送波に中間周波信号IFを混合して送信信号にアップコンバートするミキサ50Aと、そのミキサ50Aによる送信信号から雑音を除去する帯域通過フィルタ50Bと、送信信号の電力を増幅する電力増幅器50Cとによって構成している。

- [0047] これらのミキサ50A、帯域通過フィルタ50B、電力増幅器50Cは、PDTLからなる伝送線路53を用いて相互に接続するとともに、ミキサ50Aは、伝送線路53によって発振器ブロック52に接続していて、電力増幅器50Cは、伝送線路53によってデュプレクサブロック49に接続している。
- [0048] 受信ブロック51は、分割基板45Dに設け、アンテナブロック48によって受信した受信信号を入力し、その受信信号と発振器ブロック52から出力される搬送波とを混合して中間周波信号IFにダウンコンバートする。この受信ブロック51は、受信信号を低雑音で増幅する低雑音増幅器51Aと、該低雑音増幅器51Aによる受信信号から雑音を除去する帯域通過フィルタ51Bと、発振器ブロック52から出力される搬送波と該帯域通過フィルタ51Bから出力される受信信号とを混合して中間周波信号IFにダウンコンバートするミキサ51Cとによって構成している。
- [0049] そして、これらの低雑音増幅器51A、帯域通過フィルタ51B、ミキサ51Cは、伝送線路53を用いて相互に接続していて、低雑音増幅器51Aは、伝送線路53によってデュプレクサブロック49に接続していて、ミキサ51Cは、伝送線路53によって発振器ブロック52に接続している。
- [0050] 発振器ブロック52は、分割基板45Eに設けていて、搬送波となる所定周波数の信号(例えばマイクロ波、ミリ波等の高周波信号)を発振する。この発振器ブロック52は、制御信号Vcに応じた周波数の信号を発振する電圧制御発振器52Aと、該電圧制御発振器52Aによる信号を送信ブロック50と受信ブロック51とに供給するための分岐回路52Bとによって構成している。
- [0051] これらの電圧制御発振器52A、分岐回路52Bは、PDTLからなる伝送線路53を用いて相互に接続している。また、分岐回路52Bは、伝送線路53によって送信ブロック50と受信ブロック51とに接続している。
- [0052] 図11中、各分割基板45A～45Eの表面側の二点鎖線で示す箇所に不要波伝搬

阻止回路54を設けている。この不要波伝搬阻止回路54は、第1～第4の実施形態で示したいずれかの不要波伝搬阻止回路である。この例では放射スロット48A、共振器49A、帯域通過フィルタ50B、帯域通過フィルタ51B、電圧制御発振器52A、伝送線路53等の周囲に配設している。

- [0053] このように各分割基板45A～45Eに不要波伝搬阻止回路54を設けたので、誘電体基板45の平面導体46, 47間を伝搬する不要波を遮断できる。このため、例えば平行平板モード等の不要波が分割基板45A～45E間で結合するのを防止してアイソレーションを向上でき、不要波による電力損失を抑圧して高効率化できるとともに、不要波による雑音を低減することができる。
- [0054] なお、各実施形態では、共振器8, 9を略矩形の渦巻き状に形成したが、本発明はこれに限らず、共振器を例えば円形、楕円形の渦巻き状に形成してもよい。
- [0055] また、各実施形態では、共振周波数が同じ複数の共振器8, 9を用いて不要波伝搬阻止回路を構成したが、本発明はこれに限らず、例えば共振周波数がそれぞれ異なる複数の共振器を用いて不要波伝搬阻止回路を構成してもよい。これにより、不要波伝搬阻止回路の阻止帯域をさらに広げることができる。
- [0056] また、図4ではグラウンデッドコプレーナライン(CBCPW)を例に挙げたが、平面導体間に電磁波を励振させるその他の回路として、グラウンデッドスロットライン、コプレーナライン、PDTL等の他の伝送線路であってもよい。また、FET等の半導体素子、共振器、フィルタ等の個別の素子であってもよい。
- [0057] また、各実施形態では、2つの平面導体2を有する高周波回路装置に適用したが、例えば3つ以上の平面導体を有する高周波回路装置に適用してもよい。
- [0058] さらに、第5の実施の形態では、送受信装置として通信装置を例に挙げて説明したが、本発明はこれに限らず、例えばレーダ装置等の送受信装置に広く適用できるものである。

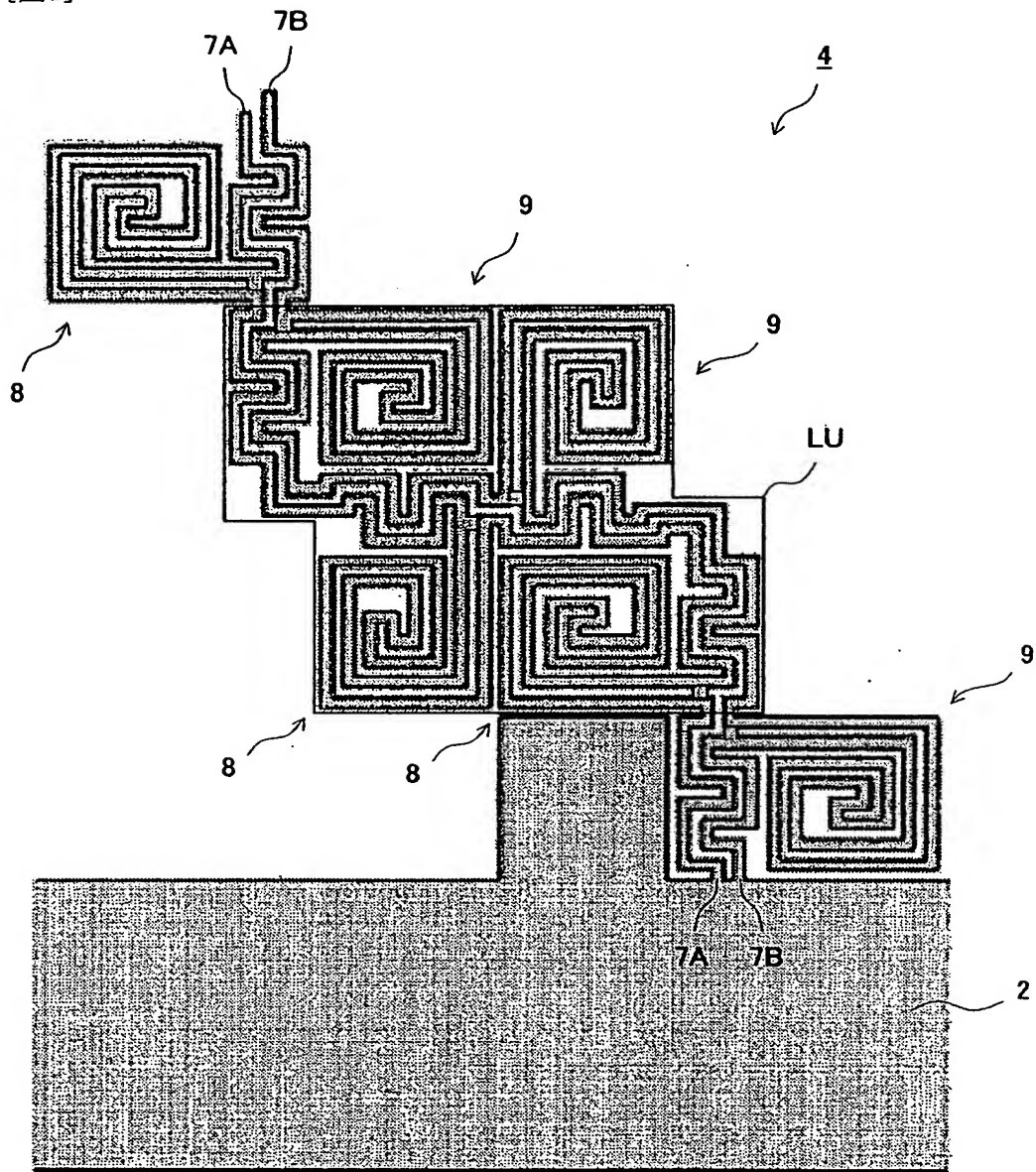
請求の範囲

- [1] 平行な少なくとも2つの平面導体と、これら2つの平面導体間を伝搬する不要波と結合して当該不要波の伝搬を阻止する不要波伝搬阻止回路とからなる高周波回路装置において、
- 前記不要波伝搬阻止回路は、複数段の共振器と各段の共振器間を接続する伝送線路とからなる帯域阻止フィルタを構成していて、前記伝送線路は互いに平行な2本の伝送線路からなり、前記各段の共振器は根本部から2本の渦巻き状線路が互いに平行に延び、且つ先端同士が接続されてなり、各共振器の根本部を前記2本の伝送線路のうち少なくとも一方の伝送線路の複数箇所にそれぞれ接続するとともに、各共振器を前記根本部で短絡したことを特徴とする高周波回路装置。
- [2] 前記伝送線路上の波長で略 $(2n+1)/4$ 波長(n は0以上の整数)の間隔となるように、当該伝送線路に前記複数の共振器をそれぞれ接続した請求項1に記載の高周波回路装置。
- [3] 請求項1または2に記載の高周波回路装置を信号伝搬部または信号処理部に設けてなる送受信装置。

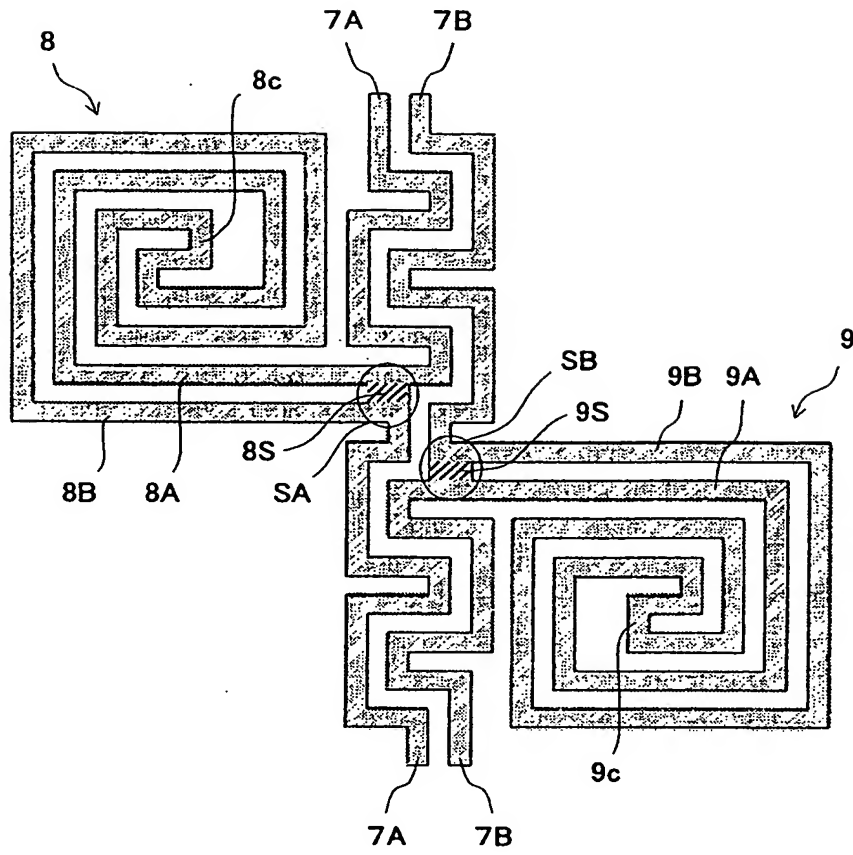
要 約 書

平行な少なくとも2つの平面導体の間を伝搬する不要波を阻止する不要波伝搬阻止回路を、複数段の共振器(8)、(9)と各段の共振器間を接続する伝送線路(7A)、(7B)とからなる帯域阻止フィルタで構成する。前記各段の共振器は根本部から2本の渦巻き状線路が互いに平行に延び、且つ先端同士が接続されてなり、各共振器(8)、(9)の根本部を2本の伝送線路(7A)、(7B)の複数箇所それぞれにそれぞれ接続するとともに、各共振器(8)、(9)を根本部である短絡部(8S)、(9S)で短絡する。

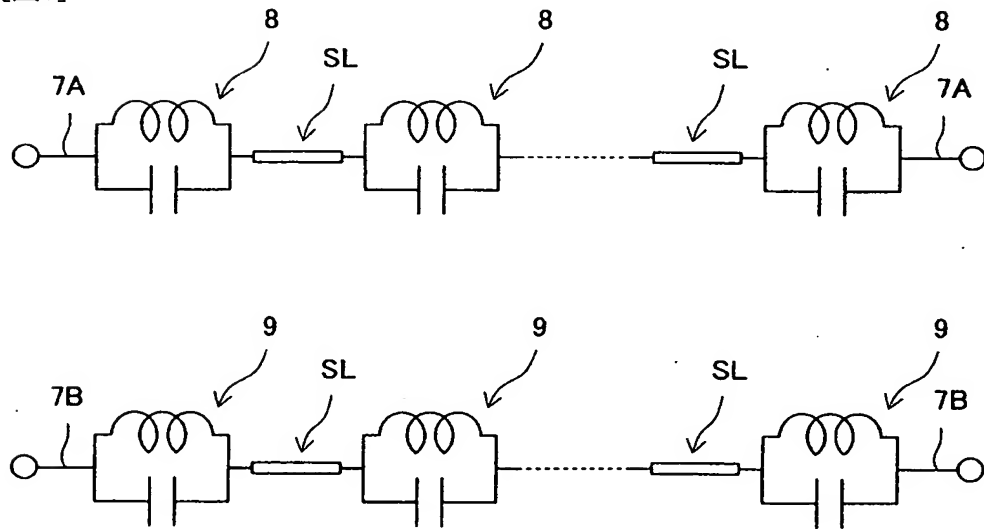
[図1]



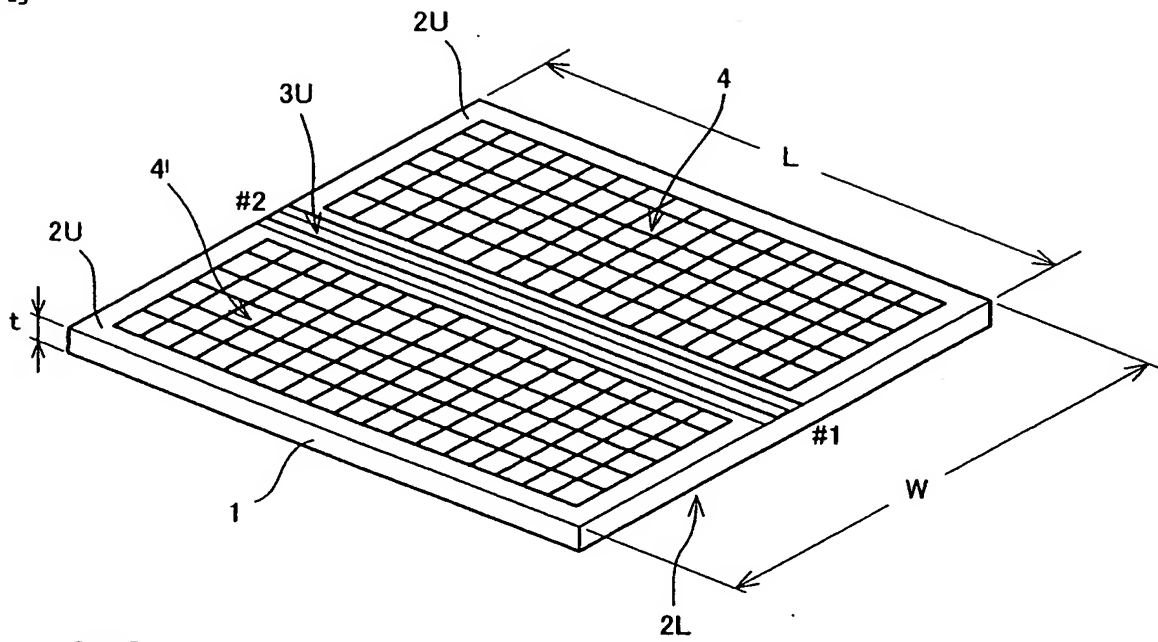
[図2]



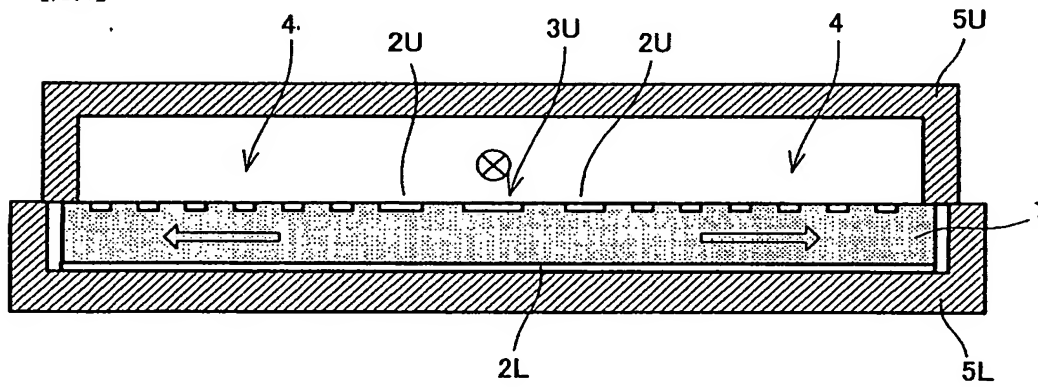
[図3]



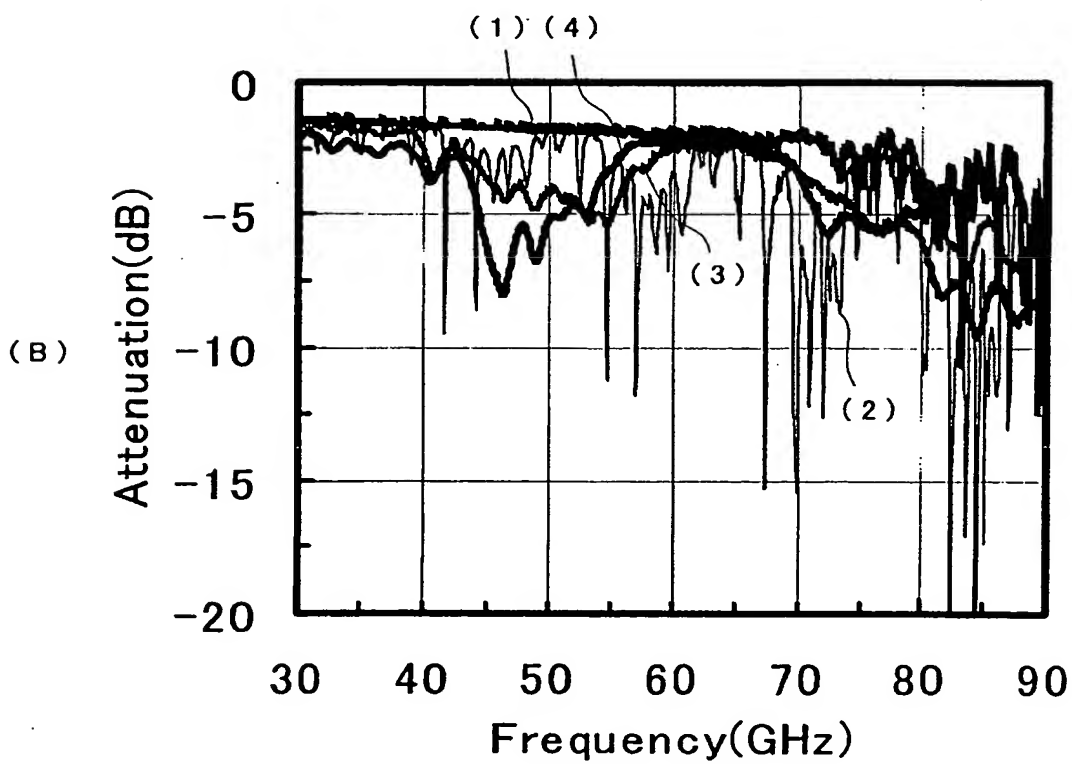
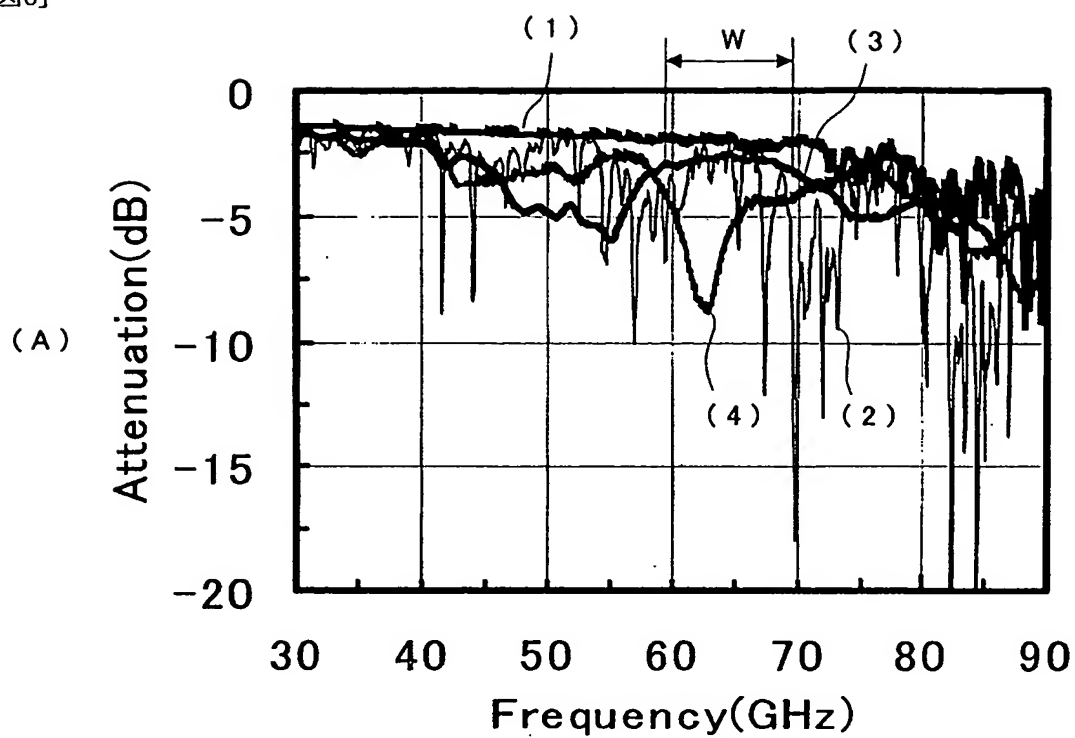
[図4]



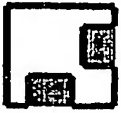
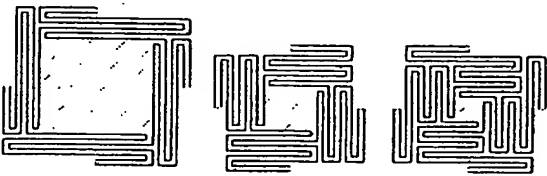
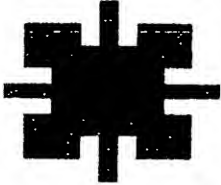
[図5]



[图6]

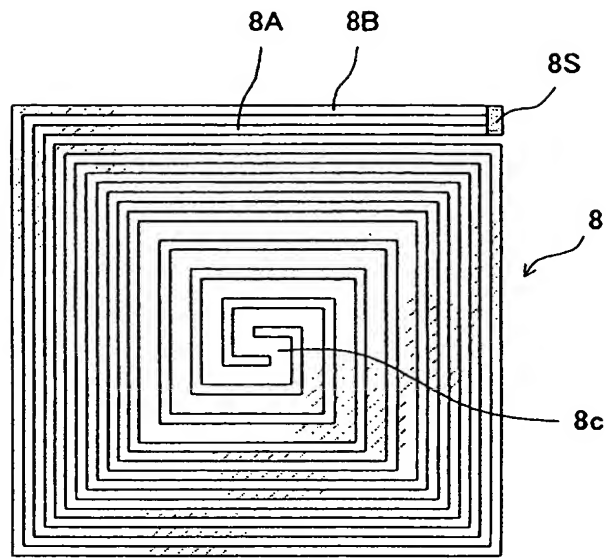


[図7]

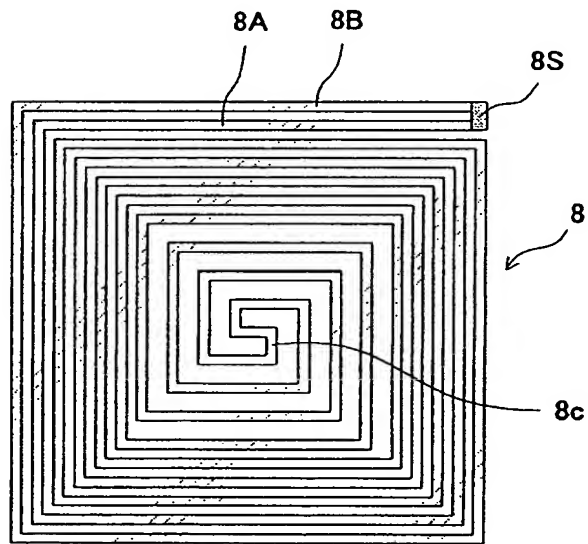
	単位格子パターン	単位格子長の比	単位格子長(mm) 設計例 @30GHz
(A)		0.09	0.1
(B)		0.34~0.45	0.38~0.51
(C)		1	1.12

[図8]

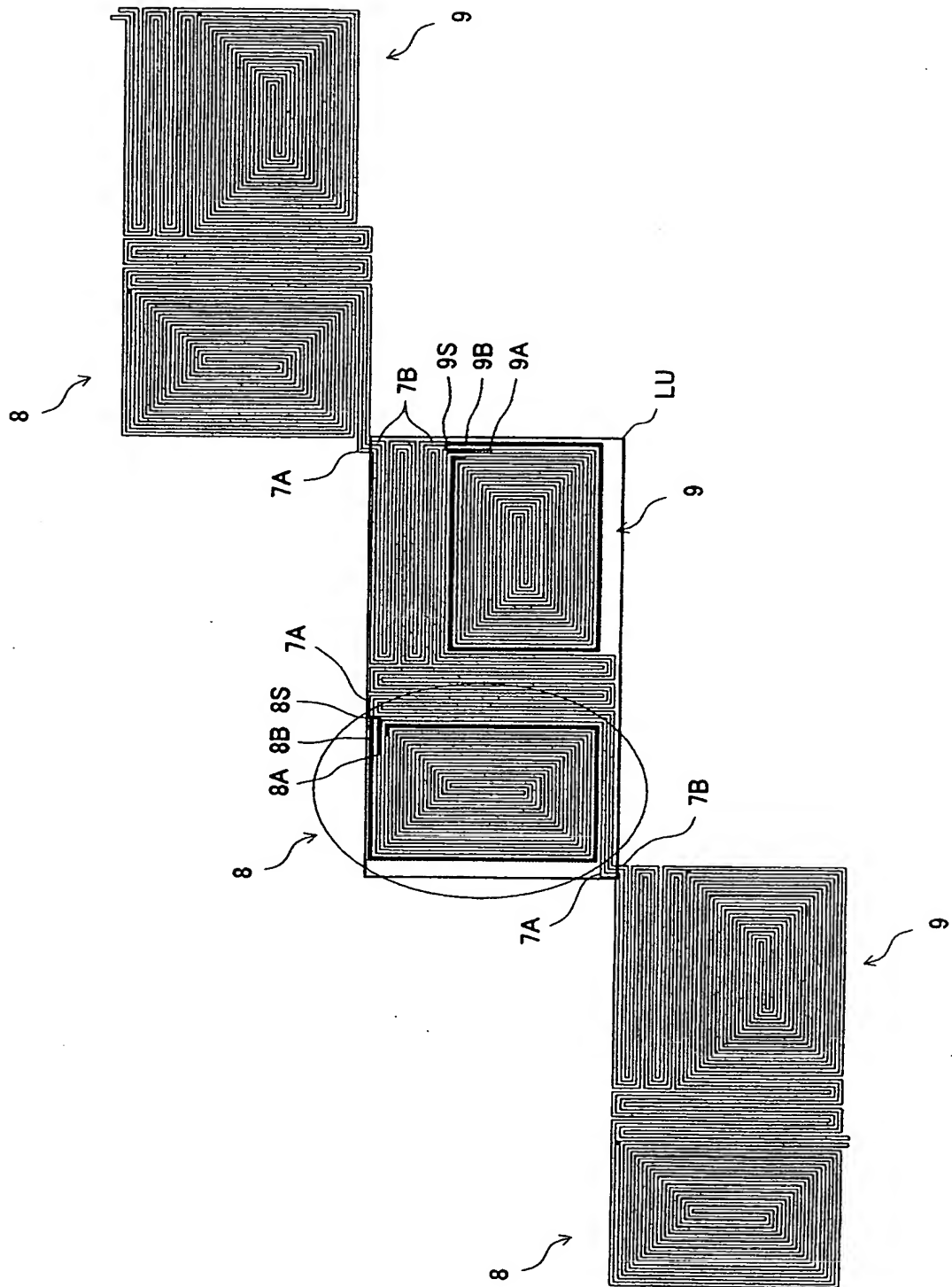
(A)



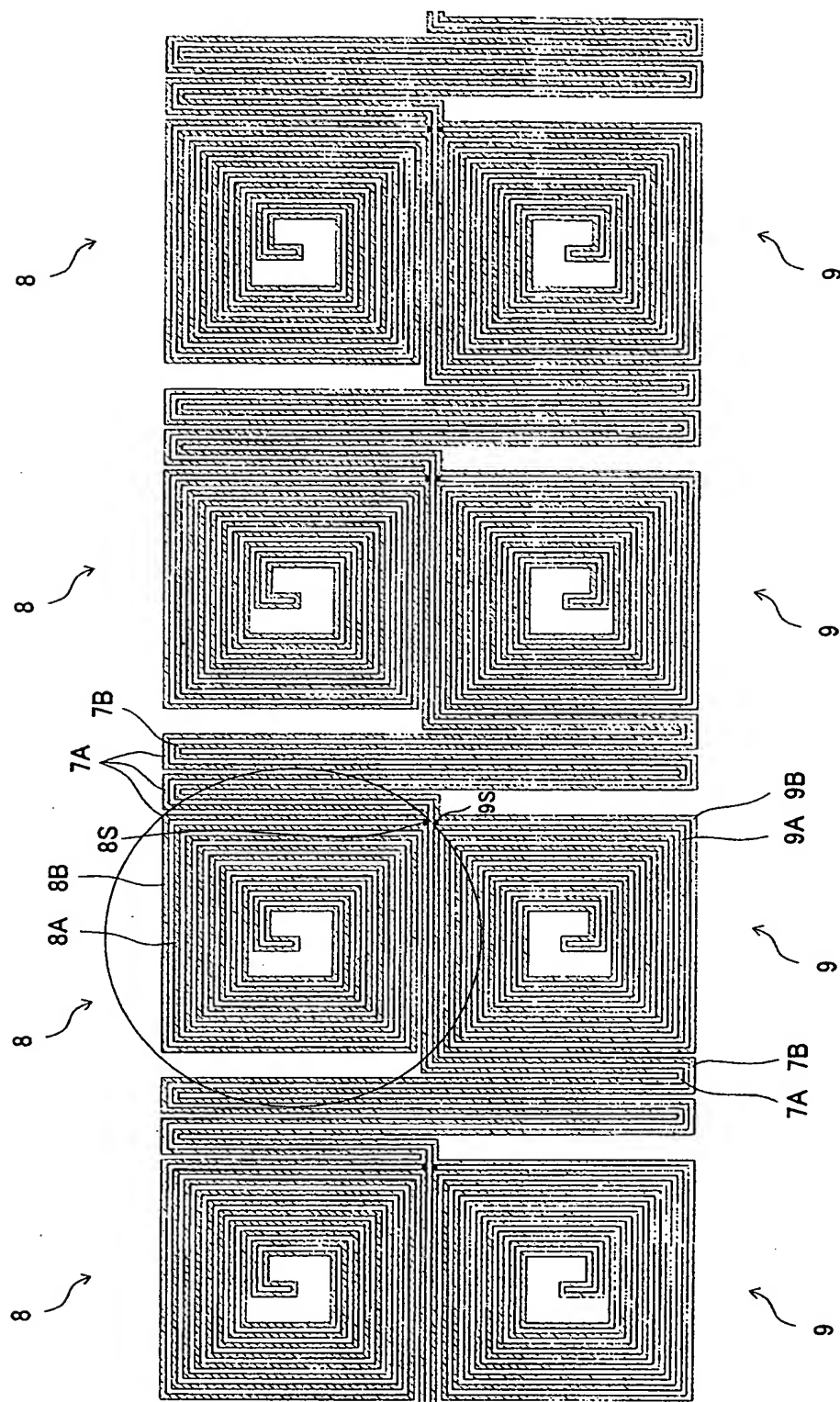
(B)



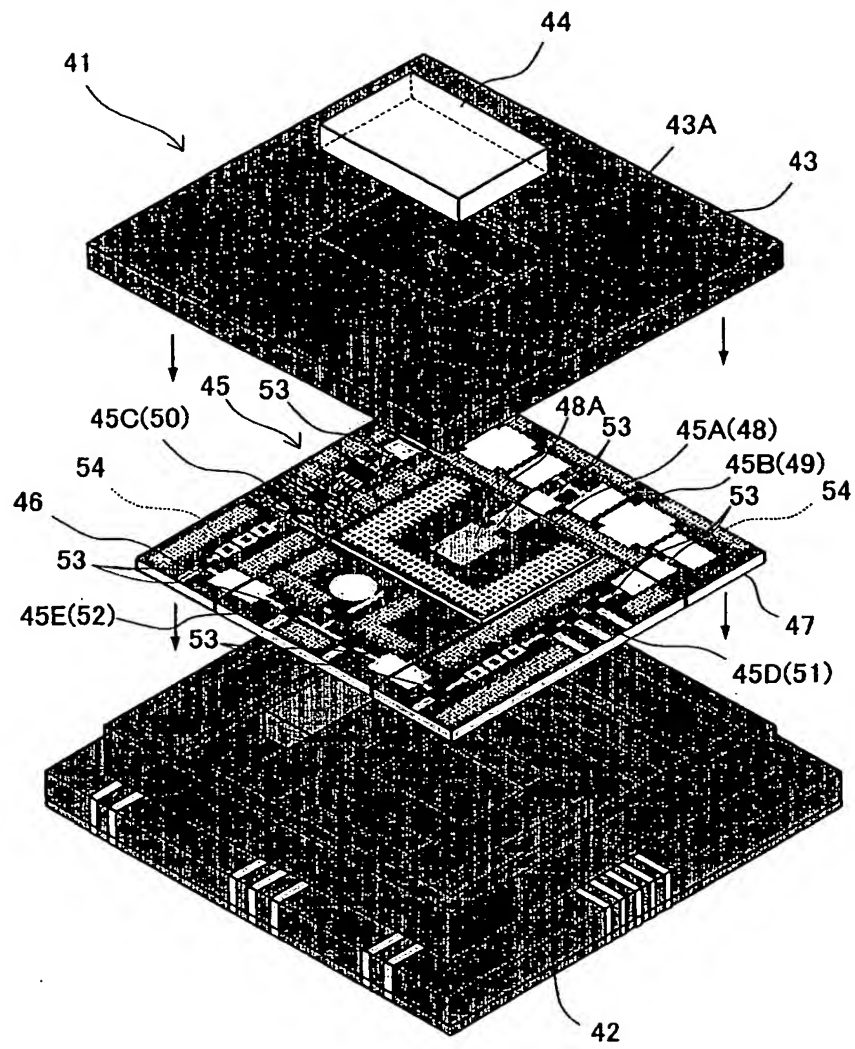
[図9]



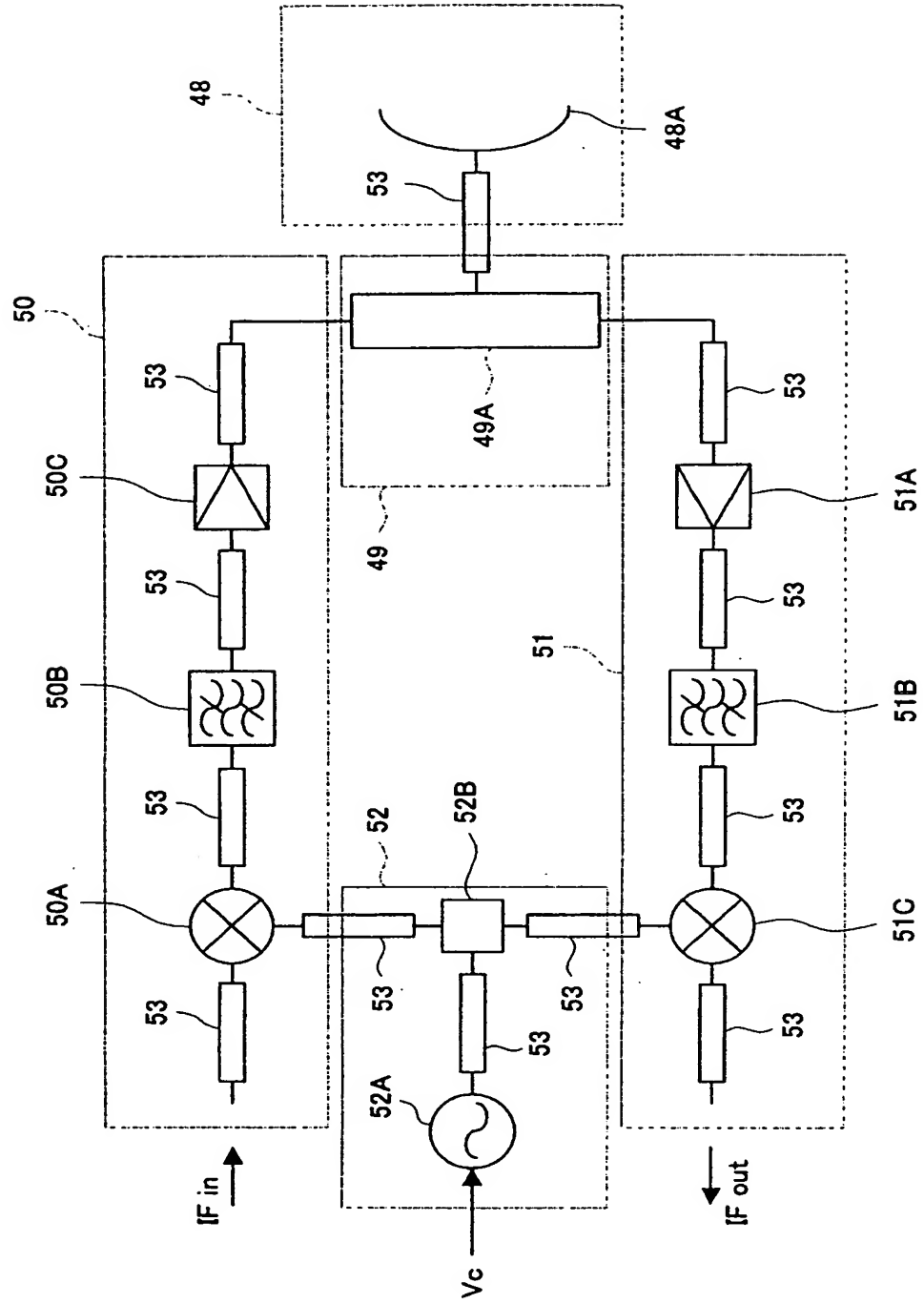
[図10]



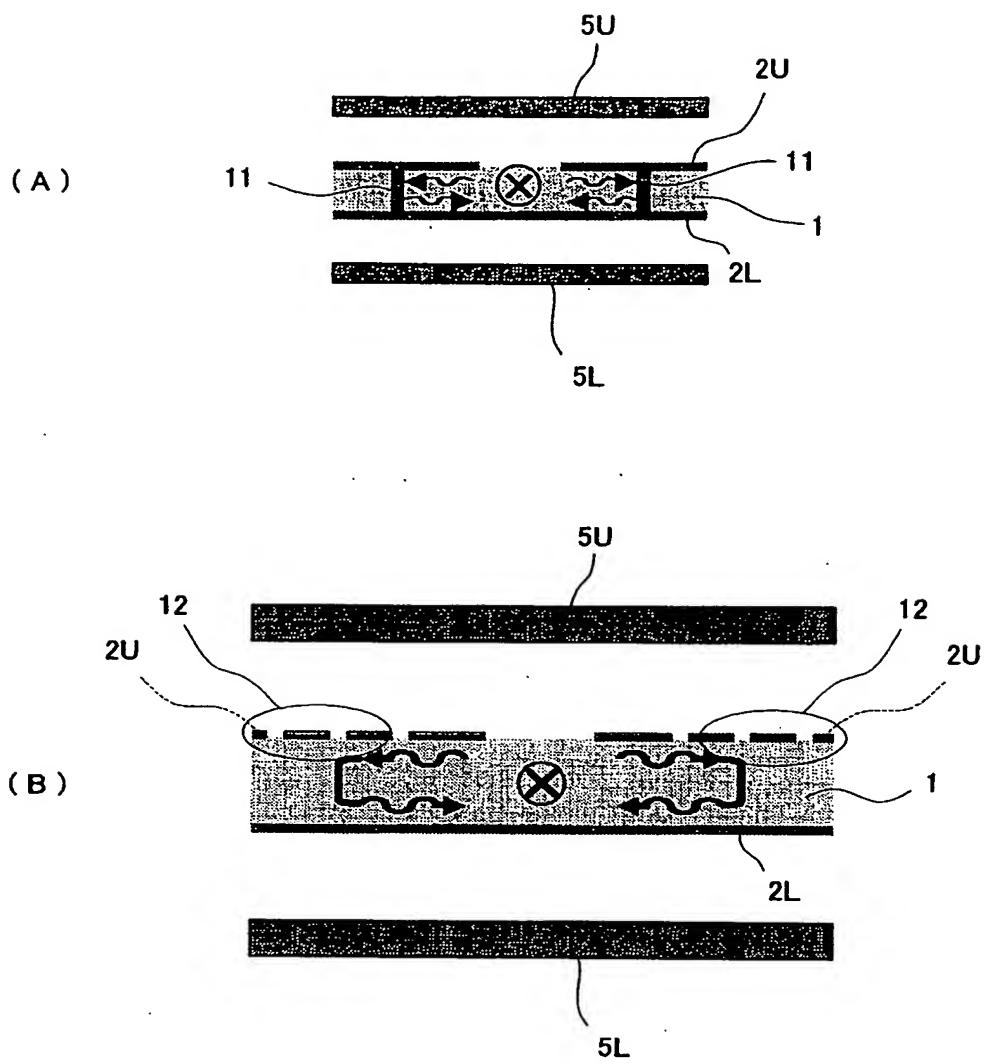
[図11]



[図12]

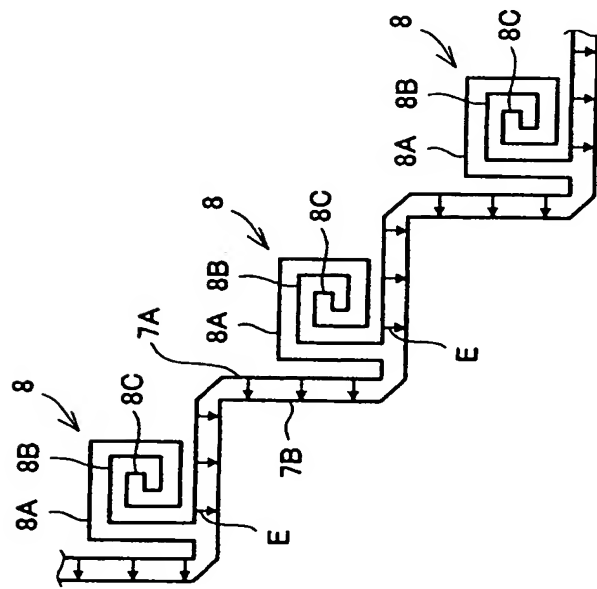


[図13]

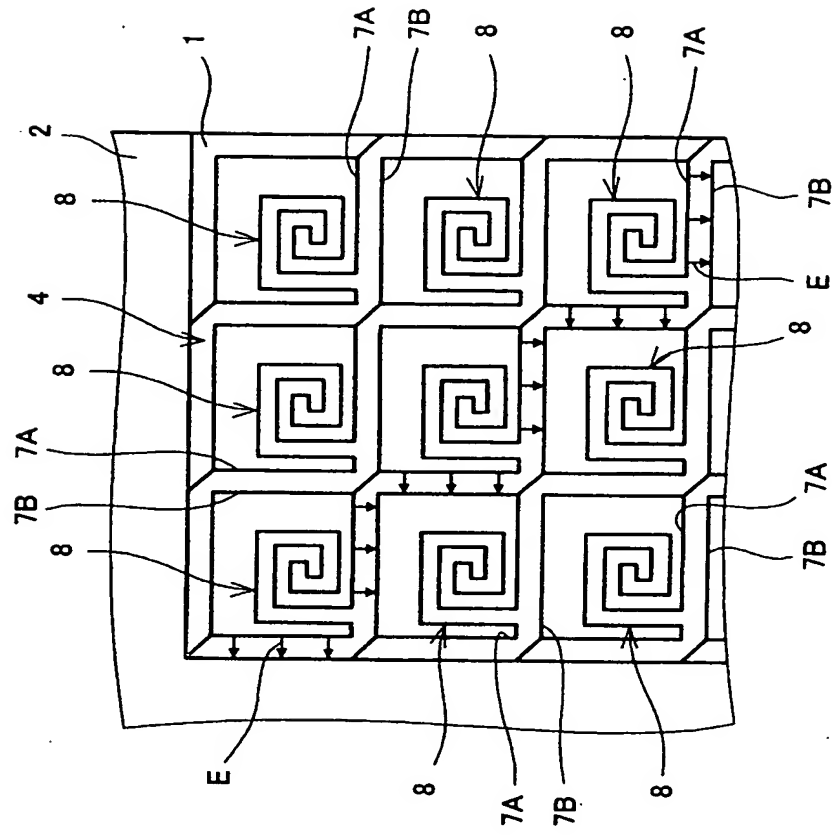


[図14]

(A)



(B)



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☒ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.